



PATENT  
ATTORNEY DOCKET NO. 053785-5131

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of: )  
 )  
Ock-Hee KIM, et al. )  
 )  
Application No.: 10/608,574 ) Group Art Unit: 2879  
 )  
Filed: June 30, 2003 ) Examiner: Not Assigned

For: ORGANIC ELECTROLUMINESCENT DISPLAY DEVICE AND METHOD OF  
FABRICATING THE SAME

Commissioner for Patents  
Arlington, VA 22202

Sir:

**SUBMISSION OF PRIORITY DOCUMENT**

Under the provisions of 35 U.S.C. § 119, Applicants hereby claim the benefit of the filing  
date of Korean Application No. 2002-0043907, filed July 25, 2002 for the above-identified  
United States Patent Application.

In support of Applicants' claim for priority, filed herewith is one certified copy of the  
above.

Respectfully submitted,

**MORGAN, LEWIS & BOCKIUS LLP**

By:

  
Robert J. Goodell, Reg. No. 41,040

Dated: October 6, 2003

MORGAN, LEWIS & BOCKIUS LLP  
1111 Pennsylvania Avenue, NW  
Washington, D.C. 20004  
202-739-3000

1-WA/1993948.1

대한민국 특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0043907  
Application Number

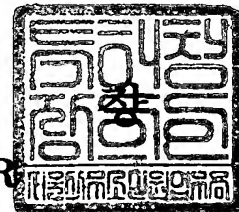
출원년월일 : 2002년 07월 25일  
Date of Application JUL 25, 2002

출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003      년      05      월      26      일

특      허      청  
COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2002.07.25
【발명의 명칭】	유기전계 발광소자와 그 제조방법
【발명의 영문명칭】	The organic electro-luminescence device and method for fabricating of the same
【출원인】	
【명칭】	엘지 .필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	김옥희
【성명의 영문표기】	KIM,OCK HEE
【주민등록번호】	721110-2474312
【우편번호】	430-016
【주소】	경기도 안양시 만안구 안양6동 435-1 프리빌 711호
【국적】	KR
【발명자】	
【성명의 국문표기】	김관수
【성명의 영문표기】	KIM,KWAN S00
【주민등록번호】	711210-1226318
【우편번호】	440-320
【주소】	경기도 수원시 장안구 율전동 518 삼호진덕 203-1104
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 정원기 (인)

**【수수료】**

【기본출원료】 20 면 29,000 원

【가산출원료】 12 면 12,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 11 항 461,000 원

【합계】 502,000 원

**【첨부서류】**

1. 요약서·명세서(도면)\_1통

## 【요약서】

## 【요약】

본 발명은 유기전계 발광소자에 관한 것으로 특히, 상부 발광형 유기전계 발광소자에 관한 것이다.

본 발명은 유기전계 발광소자를 구성하는 박막트랜지스터 어레이부와 발광부를 별도의 기판에 각각 구성하고 이를 합착하여 제작한 유기전계 발광소자(dual plate organic electro-luminescence)의 구성과 그 제조방법을 제안한다.

이때, 상기 발광부에 격자형상의 격벽을 형성하고, 격벽의 하부에 구성되며 이와는 평면적으로 겹쳐지도록 절연막 패턴을 형성하되, 상기 어레이부의 제 2 전극과 연결전극이 접촉하는 부위까지 연장하여 구성한다.

이와 같이 하면, 상기 연결전극이 누르는 힘에 의해 유기 발광부의 제 2 전극과 제 1 전극이 접촉하는 것을 방지 할 수 있다.

따라서, 유기 발광층의 제 1 전극과 제 2 전극의 단락불량을 방지할 수 있어 제품의 수율을 개선할 수 있다.

## 【대표도】

도 6

## 【명세서】

## 【발명의 명칭】

유기전계 발광소자와 그 제조방법(The organic electro-luminescence device and method for fabricating of the same)

## 【도면의 간단한 설명】

도 1은 종래의 제 1 예에 따른 수동 매트릭스형 유기전계 발광소자의 구성을 개략적으로 도시한 단면도이고,

도 2는 종래의 제 2 예에 따른 능동 매트릭스형 유기전계 발광소자의 구성을 개략적으로 도시한 단면도이고,

도 3은 박막트랜지스터 어레이부의 한 화소를 개략적으로 도시한 평면도이고,

도 4는 도 2의 III-III'을 절단한 단면도이고,

도 5는 도 2의 IV-IV'를 절단하여 각 화소마다 스위칭 소자와 발광부의 구성을 도시한 단면도이고,

도 6은 본 발명에 따른 유기전계 발광소자의 구성을 개략적으로 도시한 단면도이고,

도 7a 내지 도 7c는 본 발명에 따른 유기전계 발광소자의 어레이부의 형성공정 순서에 따라 도시한 공정 단면도이고,

도 8a와 8b는 본 발명에 따른 유기전계 발광소자에 구성되는 절연막 패턴을 도시한 평면도이고,

도 9는 절연막 패턴과 격벽의 형상을 도시한 평면도이고,

도 10a 내지 도 10c는 본 발명에 따른 유기전계 발광소자에 포함되는 발광부의 제조공정을 공정 순서에 따라 도시한 공정 단면도이다.

#### <도면의 주요부분에 대한 간단한 설명>

100 : 제 1 기판	124 : 연결전극
200 : 제 2 기판	202 : 제 1 전극(양극 전극)
203 : 절연막 패턴	204 : 격벽
208 : 유기 발광층	210 : 제 2 전극(음극 전극)
300 : 실런트	

#### 【발명의 상세한 설명】

#### 【발명의 목적】

#### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<17> 본 발명은 유기전계 발광소자에 관한 것으로 특히, 고 개구율과 고 해상도를 구현할 수 있고 생산수율을 개선할 수 있는 유기전계 발광소자와 그 제조방법에 관한 것이다.

<18> 일반적으로, 유기전계 발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자(electron)와 정공(hole)을 발광층

내부로 주입시켜, 주입된 전자(electron)와 정공(hole)이 결합한 엑시톤(exciton)이 여기상태로부터 기저상태로 떨어질 때 발광하는 소자이다.

<19> 이러한 원리로 인해 종래의 박막 액정표시소자와는 달리 별도의 광원을 필요로 하지 않으므로 소자의 부피와 무게를 줄일 수 있는 장점이 있다.

<20> 또한, 유기전계 발광소자는 고품위 패널특성(저전력, 고휘도, 고반응속도, 저중량)을 나타낸다. 이러한 특성 때문에 OLED는 이동통신 단말기, CHS, PDA, Camcorder, Palm PC등 대부분의 consumer전자 응용제품에 사용될 수 있는 강력한 차세대 디스플레이로 여겨지고 있다.

<21> 또한 제조 공정이 단순하기 때문에 생산원가를 기존의 LCD보다 많이 줄일 수 있는 장점이 있다.

<22> 이러한 유기전계 발광소자를 구동하는 방식은 수동 매트릭스형(passive matrix type)과 능동 매트릭스형(active matrix type)으로 나눌 수 있다.

<23> 상기 수동 매트릭스형 유기전계 발광소자는 그 구성이 단순하여 제조방법 또한 단순 하나 높은 소비전력과 표시소자의 대면적화에 어려움이 있으며, 배선의 수가 증가하면 할수록 개구율이 저하되는 단점이 있다.

<24> 반면 능동 매트릭스형 유기전계 발광소자는 높은 발광효율과 고 화질을 제공할 수 있는 장점이 있다.

<25> 이하, 도면을 참조하여 수동 매트릭스형 유기전계 발광소자와 능동 매트릭스형 유기전계 발광소자의 구성을 설명한다.

- <26> 도 1은 종래의 제 1 예에 따른 수동 매트릭스형 유기전계 발광소자의 구성을 개략적으로 도시한 단면도이다.
- <27> 도시한 바와 같이 다수의 화소(발광부)(P)가 정의된 기판(2) 상에 투명한 제 1 전극(4)이 구성된다.
- <28> 상기 제 1 전극(4) 상부의 각 화소(P)(발광부)사이에는 절연성을 가진 격벽(16)이 구성된다.
- <29> 상기 각 화소(P)에 대응하는 제 1 전극(4)의 상부에 유기 발광층(18)이 구성되고, 유기 발광층(18)의 상부에는 제 2 전극(80)이 구성된다.
- <30> 상기 제 1 전극(4)은 상기 유기 발광층(18)에 홀(hole)을 주입하는 홀 주입전극이고, 상기 제 2 전극(80)은 상기 유기 발광층(18)에 전자(electron)를 주입하는 전자 주입전극의 기능을 한다.
- <31> 상기 격벽(16)은 제 2 전극(80)을 형성하는 과정에서, 현상공정(developing process)과 화학적인 식각공정(etching process)이 진행되는 동안 화학약품에 의해 유기 발광층(18)의 특성이 변화하는 것을 막기 위한 목적으로 사용된다.
- <32> 다시 설명하면, 새도우 마스크 공정없이 상기 각 화소(P)에 구성된 제 2 전극(80)을 독립적으로 형성하기 위한 목적으로 구성된다.
- <33> 따라서, 상기 격벽(16)을 형성한 후, 유기 발광층(18)을 증착하게 되면 도시한 바와 같이, 유기 발광층(18)은 격벽(16)의 측면에는 증착되지 않고 평면적으로 상기 격벽(16)의 상부와 상기 제 1 전극(4)의 상부에만 형성되는 결과를 얻을 수 있다.

- <34> 이때, 상기 격벽(16)의 하부에는 격벽(16)의 상부 면적보다 큰 면적의 절연막 패턴(12)을 형성하게 되는데, 이는 상기 제 2 전극(80)을 증착하는 공정 중 하부의 제 1 전극(4)과 제 2 전극(80)의 접촉불량을 방지하기 위한 목적으로 형성한다.
- <35> 이때, 상기 유기 발광층(18)은 발광층(18a)과 홀(hole)수송층(18c)과 전자(electron) 수송층(18b)인 다층으로 구성할 수 있으며, 반대로 발광층만으로 구성된 단층으로 구성할 수 있다.
- <36> 이하, 능동 매트릭스형 유기전계 발광소자의 구성을 개략적으로 설명한다.
- <37> 도 2는 종래의 능동 매트릭스형 유기전계 발광소자의 구성을 개략적으로 도시한 도면이다.
- <38> 도시한 바와 같이, 유기전계 발광소자(30)는 투명한 제 1 기판(32)의 상부에 박막 트랜지스터(T)어레이부(34)와, 상기 박막트랜지스터 어레이부(34)의 상부에 제 1 전극(anode electrode)(36)과 유기 발광층(38)과 제 2 전극(cathode electrode)(40)이 구성된다.
- <39> 이때, 상기 발광층(38)은 적(R),녹(G),청(B)의 컬러를 표현하게 되는데, 일반적인 방법으로는 상기 각 화소(P)마다 적,녹,청색을 발광하는 별도의 유기물질을 패턴하여 사용한다.
- <40> 상기 제 1 기판(32)이 흡습제(41)가 부착된 제 2 기판(48)과 실런트(47)를 통해 합착되므로써 캡슐화된 유기전계 발광소자(30)가 완성된다.

- <41> 이때, 상기 흡습제(41)는 캡슐내부에 침투할 수 있는 수분과 산소를 제거하기 위한 것이며, 기판(48)의 일부를 식각하고 식각된 부분에 흡습제(41)를 채우고 테이프(25)로 고정한다.
- <42> 이하, 도 3을 참조하여 능동 매트릭스형 유기전계 발광소자의 박막트랜지스터 어레이부를 개략적으로 설명한다.
- <43> 도 3은 유기전계 발광소자에 포함되는 박막트랜지스터 어레이부의 한 화소를 개략적으로 도시한 평면도이다.
- <44> 일반적으로, 능동 매트릭스형 유기전계 발광소자의 박막트랜지스터 어레이부는 기판(32)에 정의된 다수의 화소(P)마다 스위칭 소자( $T_S$ )와 구동 소자( $T_D$ )와 스토리지 캐패시터(storage capacitor :  $C_{ST}$ )가 구성되며, 동작의 특성에 따라 상기 스위칭 소자( $T_S$ ) 또는 구동 소자( $T_D$ )는 각각 하나 이상의 박막트랜지스터의 조합으로 구성될 수 있다.
- <45> 이때, 상기 기판(32)은 투명한 절연 기판을 사용하며, 그 재질로는 유리나 플라스틱을 예로 들 수 있다.
- <46> 도시한 바와 같이, 기판(32)상에 서로 소정 간격 이격 하여 일 방향으로 구성된 게이트 배선(42)과, 상기 게이트 배선(42)과 절연막을 사이에 두고 서로 교차하는 데이터 배선(44)이 구성된다.
- <47> 동시에, 상기 데이터 배선(44)과 평행하게 이격된 위치에 일 방향으로 전원 배선(55)이 구성된다.

- <48>      상기 스위칭 소자( $T_S$ )와 구동 소자( $T_D$ )로 각각 게이트 전극(46,68)과 액티브층(50,62)과 소스 전극(56,66) 및 드레인 전극(60,63)을 포함하는 박막트랜지스터가 사용된다.
- <49>      전술한 구성에서, 상기 스위칭 소자( $T_S$ )의 게이트 전극(46)은 상기 게이트 배선(42)과 연결되고, 상기 소스 전극(56)은 상기 데이터 배선(44)과 연결된다.
- <50>      상기 스위칭 소자( $T_S$ )의 드레인 전극(60)은 상기 구동 소자( $T_D$ )의 게이트 전극(68)과 콘택홀(64)을 통해 연결된다.
- <51>      상기 구동 소자( $T_D$ )의 소스 전극(66)은 상기 전원 배선(55)과 콘택홀(58)을 통해 연결된다.
- <52>      또한, 상기 구동 소자( $T_D$ )의 드레인 전극(63)은 화소부(P)에 구성된 제 1 전극(16)과 접촉하도록 구성된다.
- <53>      이때, 상기 전원 배선(55)과 그 하부의 다결정 실리콘패턴(35)은 절연막을 사이에 두고 겹쳐져 스토리지 캐패시터( $C_{ST}$ )를 형성한다.
- <54>      이하, 도 4와 도 5를 참조하여 전술한 바와 같이 구성된 박막트랜지스터 어레이부를 포함하는 유기전계 발광소자의 단면구성을 설명한다.
- <55>      도 4는 도 3의 III-III'을 따라 절단한 유기전계 발광소자의 단면도이다.(구동소자( $T_D$ )와 화소(발광부(P))의 단면만을 도시한 도면이다.)
- <56>      도시한 바와 같이, 유기전계 발광소자는 게이트 전극(68)과, 액티브층(62)과 소스 전극(66)과 드레인 전극(63)을 포함하는 구동소자인 박막트랜지스터( $T_D$ )가 구성되고, 구동소자( $T_D$ )의 상부에는 절연막(67)을 사이에 두고 구동소자( $T_D$ )의 드레인 전극(63)과 접

촉하는 제 1 전극(36)과, 제 1 전극(36)의 상부에 특정한 색의 빛을 발광하는 발광층(38)과, 발광층(38)의 상부에는 제 2 전극(80)이 구성된다.

<57>       상기 구동소자( $T_D$ )와는 병렬로 스토리지 캐패시터( $C_{ST}$ )가 구성되며, 소스 전극(66)은 스토리지 캐패시터( $C_{ST}$ )의 제 2 전극(전원배선)(55)과 접촉하여 구성되며, 상기 제 2 전극(55)의 하부에는 상기 다결정 실리콘인 제 1 전극(35)이 구성된다.

<58>       전술한 구동 소자와 스토리지 캐패시터가 구성된 각 화소는 격벽을 통해 분리되어 있다.

<59>       이하, 도 5를 참조하여 설명한다.

<60>       도 5는 도 3의 IV-IV'를 따라 절단한 단면도이다.(스위칭 소자와 전원배선이 형성된 영역을 예를 들어 설명한다.)

<61>       도시한 바와 같이, 다결정 실리콘인 액티브층(50)과, 액티브 층의 상부에 구성된 게이트 전극(56)과 소스 전극(66)과 드레인 전극(60)으로 구성된 스위칭 소자( $T_S$ )의 상부에 제 1 전극(16)과, 유기 발광층(38)과 제 2 전극(80)이 구성된다.

<62>       일반적으로 상기 발광층(38)은 다층으로 구성되며, 이러한 경우에는 주 발광층(38a)의 상부와 하부에 각각 전자 수송층(Electron Transporting Layer : ETL)(38b)과 홀 수송층(Hole Transporting Layer)(38c)이 더욱 구성된다.

<63>       이때, 도 2에서 도시하였던 단일 화소의 주변으로 즉, 그림에서 데이터 배선(44) 및 전원배선(35)의 상부에 격벽(70)이 구성되며, 격벽(70)은 각 화소 영역을 절연하기 위한 것이고, 새도우 마스크 적용시 필요한 갭을 유지하기 위한 것이다.

- <64>       상기 격벽(70)의 형상은 상부로 올라 갈수록 좁은 형상으로 구성되며, 이와 같은 형상은 상기 유기 발광층(38)의 상부에 구성되는 제 2 전극(cathode electrode)(80)이 격벽(70)을 타고 증착됨으로서 기판(32)의 전면에 증착되는 효과를 얻기 위함이다.
- <65>       전술한 종래의 제 1 예와 제 2 예를 통해 수동 및 능동 매트릭스형 유기전계 발광 소자를 제작할 수 있다.

【발명이 이루고자 하는 기술적 과제】

- <66>       그러나, 종래의 수동 매트릭스형 유기전계 발광소자는 대면적의 소자에 적용하기 어려운 점이 있다.
- <67>       반면, 종래의 능동 매트릭스형 유기전계 발광소자는 대면적 소자에 적용하기에 알맞은 구성이나 박막트랜지스터 어레이부와 유기 발광층을 하나의 기판 상에 형성하였다.
- <68>       즉, 유기 발광층의 수율의 곱이 박막트랜지스터와 유기 발광층을 형성한 패널의 수율을 결정하게 된다.
- <69>       종래의 경우와 같이 구성된 하판은 상기 유기 발광층의 수율에 의해 패널의 수율이 크게 제한되는 문제점을 가지고 있었다.
- <70>       특히, 박막트랜지스터가 양호하게 형성되었다 하더라도, 1000Å 정도의 박막을 사용하는 유기 발광층의 형성시 이물이나 기타 다른 요소에 의해 불량이 발생하게 되면 패널은 불량등급으로 판정된다.
- <71>       이로 인하여 양품의 박막트랜지스터를 제조하는데 소요되었던 제반 경비 및 원재료비의 손실로 이어지고, 수율이 저하되는 문제점을 가지고 있었다.

- <72> 또한, 하부발광방식은 인캡슐레이션에 의한 안정성 및 공정의 자유도가 높은 반면 개구율의 제한이 있어 고해상도 제품에 적용하기 어려운 문제점이 있고, 상부발광방식은 박막트랜지스터 설계가 용이하고 개구율 향상이 가능하기 때문에 제품수명 측면에서 유리하지만, 기존의 상부 발광방식 구조에서는 유기 발광층 상부에 통상적으로 음극이 위치함에 따라 재료의 선택폭이 좁기 때문에 투과도가 제한되어 광효율이 저하되는 점과, 광투과도의 저하를 최소화하기 위해 박막형 절연막을 구성해야 하는 경우 외기를 충분히 차단하지 못하는 문제점이 있었다.
- <73> 본 발명은 이를 해결하기 위한 목적으로 제안 된 것으로, 상기 박막트랜지스터 어레이부와 유기 발광부를 별도의 기판에 구성한 후 이를 합착한 상부발광식 유기전계 발광소자와 그 제조방법을 제안한다.
- <74> 이때, 상기 유기발광층의 상부에는 격자형상의 격벽을 구성하되, 상기 격벽은 단면적으로 상부로 올라갈수록 너비가 커지는 형상(즉, 기판의 상부에 역 사다리꼴 형상으로 구성됨)으로 구성한다.
- <75> 이와 같이 하면, 상기 박막트랜지스터와 접촉하는 제 1 전극(종래와는 달리 불투명한 전극)을 상기 어레이부에 정의된 각 화소마다 독립적으로 구성할 수 있다. 또한, 이러한 경우에 종래와는 달리 새도우 마스크를 사용할 필요가 없다.
- <76> 또한, 상기 격벽의 하부에는 격벽과 평면적으로 겹쳐지도록 격자형상의 절연막을 구성하되, 상부 발광층의 제 2 전극(음극전극)과 하부 박막트랜지스터의 연결전극의 접점에 대응하는 부분까지 연장하여 형성한다.

<77> 그리고, 상기 접점에 대응하는 부분까지 연장된 절연막은 상기 연결전극에 의해 발광부의 제 1 전극과 제 2 전극이 단락 되지 않도록 한다.

<78> 전술한 바와 같은 본 발명은 수율 및 생산성 향상 뿐 아니라 고 해상도와 고 신뢰성을 가지는 유기전계 발광소자를 제작할 수 있도록 한다.

### 【발명의 구성 및 작용】

<79> 전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 유기전계 발광소자는 서로 이격 하여 구성되고 다수의 화소영역이 정의된 제 1 기판과 제 2 기판과; 상기 제 1 기판 일면의 각 화소 영역마다 구성되는 스위칭 소자와, 이에 연결된 구동소자와; 상기 구동소자에 연결된 연결전극과; 상기 제 1 기판과 마주보는 제 2 기판 일면에 구성되는 제 1 전극과; 상기 제 1 전극의 상부에 구성되고 화소영역에 대응하여 투과홀이 구성된 격자형상의 격벽과; 상기 격벽의 투과홀 마다 패턴된 유기 발광층과; 상기 유기 발광층의 상부에 구성되고, 상기 격벽에 의해 화소영역마다 독립적으로 패턴되고, 상기 연결전극과 접촉되는 제 2 전극과; 상기 격벽과 제 1 기판 사이에 격벽과 동일한 형상으로 구성하되, 상기 연결전극과 제 2 전극의 접촉부에 대응한 영역까지 연장하여 구성된 절연막 패턴을 포함한다.

<80> 상기 격벽은 제 2 기판을 기준으로 하부에서 상부로 갈수록 그 너비가 커지는 단면 형상을 가진 것을 특징으로 한다.

- <81>      상기 제 1 전극은 IZO 또는 ITO로 형성된 단일층 이거나, IZO 또는 ITO중 선택된 하나와 Ca, Al, Mg, Al-Li 합금, Mg-Ag합금 중 선택된 하나와 적층된 이중층으로 형성된 투명 전극이다.
- <82>      상기 발광층에 홀 수송층과 전자 수송층을 형성하는 단계를 더욱 포함한다.
- <83>      상기 구동소자와 스위칭 소자는 액티브층과 게이트 전극과 소스전극과 드레인 전극을 포함하는 박막트랜지스터이다.
- <84>      본 발명의 특징에 따른 유기전계 발광소자의 제조방법은 제 1 기판과 제 2 기판을 준비하는 단계와; 제 1 기판과 제 2 기판에 다수의 화소를 정의하는 단계와; 제 1 기판의 각 화소마다 스위칭 소자와 이에 연결된 구동소자를 형성하는 단계와 ; 상기 구동소자와 접촉하고 화소영역 마다 독립적으로 구성되는 연결전극을 형성하는 단계와; 상기 제 2 기판의 전면에 투명한 제 1 전극을 형성하는 단계와;
- <85>      상기 제 1 전극의 상부에 구성되고, 상기 화소에 대응한 부분에는 투과홀을 포함하는 격자 형상의 격벽을 형성하는 단계와; 상기 격벽의 투과홀을 통해 노출되는 제 1 전극의 상부에 발광층을 형성하는 단계와; 상기 발광층의 상부에 화소영역 마다 독립적으로 구성되도록 제 2 전극을 형성하는 단계와; 상기 제 1 기판과 격벽 사이에 격벽과 동일한 형상으로 형성되는 동시에, 상기 제 1 기판의 연결전극이 상기 제 2 전극과 접촉하는 부분에 대응하는 영역까지 절연막을 형성하는 단계와; 상기 제 1 기판의 연결전극과 상기 제 2 전극이 접촉되도록 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함한다.
- <86>      이하, 첨부한 도면을 참조하여 본 발명에 따른 바람직한 실시예를 설명한다.

<87> -- 실시예 --

<88> 본 발명의 특징은 박막트랜지스터 어레이부를 구성한 제 1 기판과, 발광부를 구성한 제 2 기판을 합착하여 유기전계 발광소자를 구성하되, 상기 발광부에 구성하는 제 2 전극(음극 전극 : cathode electrode)을 격자형상의 격벽을 통해 분리하고, 격벽의 하부에는 격벽과 동일한 형상이 절연막 패턴을 구성하되, 절연막 패턴은 상기 제 1 기판의 연결전극과 제 2 기판의 제 2 전극이 접촉하는 부분까지 연장 형성하는 것을 특징으로 한다.

<89> 도 6은 본 발명에 따른 유기전계 발광소자의 구성을 개략적으로 도시한 단면도이다. (어레이 패턴의 구성은 도 3과 동일하므로 도 3을 참조하여 설명한다.)

<90> 도시한 바와 같이, 본 발명에 따른 유기전계 발광소자(99)는 투명한 제 1 기판(100)과 제 2 기판(200)을 실런트(sealant)(300)를 통해 합착하여 구성한다.

<91> 상기 제 1 및 제 2 기판(100,200)을 다수의 화소부(P)로 정의하고, 상기 제 1 기판(100)에는 화소부(P)마다 앞서 설명한 도 3의 구성과 같이, 박막트랜지스터(스위칭 소자와 구동소자)(T)와 어레이 배선(미도시)을 구성한다.

<92> 상기 제 2 기판(200)의 상부에는 기판(200)의 전면에 투명한 홀 주입전극인 제 1 전극(202)을 구성하고, 제 1 전극(202)의 상부에는 유기 발광층(208)과, 제 2 전극(210)을 차례로 구성한다.

<93> 상기 제 2 전극(210)은 격벽을 통해 상기 화소부(P)에 대응하는 위치마다 독립적으로 구성되며 이때, 격벽(204)은 격자형상으로 구성한다.

- <94>       상기 제 2 전극(210)과 구동 소자( $T_D$ )는 드레인 전극(118)은 별도의 연결전극(124)을 통해 간접적으로 연결된다. 즉, 상기 연결전극(124)을 제 1 기판(100)에 구성하고 제 1 및 제 2 기판(100, 200)을 합착하면 상기 연결전극(124)이 발광층(208)의 상부에 구성된 전자 주입전극인 제 2 전극(210)과 접촉하게 된다.
- <95>       이때, 연결전극(124)은 바람직하게는 상기 제 2 전극(210)과 동일한 물질로 형성한다.
- <96>       전술한 구성에서, 상기 격벽(204)이 하부에 격벽과 평면적으로 동일한 형상의 절연막 패턴(203)을 형성하되, 상기 연결전극(124)과 제 2 전극(210)이 접촉하는 부분에 대응하는 영역까지 연장 형성한다.
- <97>       이와 같이 하면, 상기 연결전극의 누르는 힘에 의해, 상기 제 2 전극(210)과 연결전극(124)의 접촉하는 부위에서 제 2 전극(210)과 그 하부의 제 1 전극(202)이 단락되는 불량을 방지할 수 있다.
- <98>       이하, 도면을 참조하여 본 발명에 따른 유기전계 발광소자의 제조방법을 설명한다.
- <99>       이하, 도 7a 내지 도 7c는 본 발명에 따른 유기전계 발광소자를 구성하는 박막트랜지스터 어레이부의 제조방법을 공정 순서에 따라 도시한 공정 단면도이다.
- <100>       (도 7a 내지 도 7c는 제 1 기판에 구성된 박막트랜지스터 어레이부 중 구동 소자와 이에 연결된 화소영역의 단면도이다.)
- <101>       도 7a에 도시한 바와 같이, 다수의 화소영역(P)이 정의된 기판(100)의 전면에 질화실리콘( $\text{SiN}_x$ )과 산화실리콘( $\text{SiO}_2$ )을 포함하는 실리콘 절연물질 그룹 중 선택된 하나로 제 1 절연막인 버퍼층(102)을 형성한다.

- <102>       상기 버퍼층(102)의 상부에 비정질 실리콘(a-Si:H)을 증착한 후 탈수소화 과정과 열을 이용한 결정화 공정을 진행하여 다결정 실리콘층을 형성후 패터ン하여, 액티브층(104)을 형성한다.
- <103>       상기 액티브층(104)은 제 1 액티브 영역(104a)과, 제 1 액티브 영역(104a)의 양측을 각각 제 2 액티브 영역(104b)으로 정의한다.
- <104>       상기 액티브층(104)이 형성된 기판(100)의 전면에 제 2 절연막인 게이트 절연막(106)을 형성한다. 게이트 절연막(106)은 질화 실리콘( $\text{SiN}_x$ )과 산화 실리콘( $\text{SiO}_2$ )을 포함하는 무기절연물질 그룹 중 선택된 하나로 형성한다.
- <105>       이때, 상기 게이트 절연막(106)은 그대로 남겨 둘 수도 있고, 상기 게이트 전극(108)과 동일한 형상으로 식각하여 형성할 수도 있다.
- <106>       연속하여, 상기 제 1 액티브 영역(104a)상부의 게이트 절연막(106)상에 게이트 전극(108)을 형성한다. 상기 게이트 전극(108)이 형성된 기판(100)의 전면에 3가 또는 4가의 불순물(B 또는 P)을 도핑하여 상기 제 2 액티브 영역(104b)을 옴릭 콘택(ohmic contact)영역으로 형성한다.
- <107>       게이트 전극(108)이 형성된 기판(100)의 전면에 제 3 절연막인 층간 절연막(110)을 형성하고 패터ン하여, 상기 제 1 액티브 영역(104a)의 양측에 정의된 제 2 액티브 영역(104b)을 각각 노출하는 제 1 콘택홀(112)과 제 2 콘택홀(114)을 형성한다.
- <108>       상기 게이트 전극(108)은 알루미늄(Al)과 알루미늄 합금과 구리(Cu)와 텅스텐(W)과 탄탈륨(Ta)과 몰리브덴(Mo)을 포함한 도전성 금속그룹 중 선택된 하나로 형성하고, 층간 절연막(110)은 전술한 바와 같은 절연물질 그룹 중 선택된 하나로 형성한다.

- <109> 도 7b에 도시한 바와 같이, 상기 층간 절연막(110)이 형성된 기판(100)의 전면에서 제 2 금속층을 형성한 후 패터닝하여, 상기 노출된 제 2 액티브 영역(104b)에 각각 접촉하는 소스 전극(116)과 드레인 전극(118)을 형성한다.
- <110> 연속하여, 상기 소스 및 드레인 전극(116,118)이 형성된 기판(100)의 전면에서 전술한 무기절연물질 그룹 중 선택된 하나 또는 경우에 따라서는 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나를 증착 또는 도포하여 제 4 절연막인 절연막(120)을 형성한다.
- <111> 다음으로, 상기 절연막(120)을 패터닝하여 상기 각 구동소자(T)의 드레인 전극(118)의 일부를 노출하는 드레인 콘택홀(122)을 형성한다.
- <112> 도 7c에 도시한 바와 같이, 상기 절연막(120)이 형성된 기판(100)의 전면에서 도전성 금속을 증착하고 패터닝하여, 상기 드레인 전극(118)과 접촉하는 연결전극(124)을 형성한다.
- <113> (전술한 공정 중, 도시하지는 않았지만, 상기 구동 소자와 연결되는 스위칭 소자는 구동소자와 동일한 공정으로 형성하며, 상기 스위칭 소자의 드레인 전극과 상기 구동소자의 게이트 전극을 연결하는 공정을 진행한다.
- <114> 또한, 상기 스위칭 소자의 게이트 전극을 형성하는 공정에서 도 3에서 설명하였던 게이트배선을 형성하고, 스위칭 소자의 소스 및 드레인 전극을 형성하는 공정 중 상기 소스전극과 연결되는 데이터배선을 형성하는 공정을 진행한다.)
- <115> 전술한 도 7a 내지 도 7c의 공정을 통해 본 발명에 따른 박막트랜지스터 어레이부를 형성할 수 있다.

- <116> 이때, 전술한 공정에서, 상기 구동 소자와 스위칭 소자로 P형 박막트랜지스터를 사용하였을 경우, 상기 구동소자의 드레인 전극과 접촉하는 상기 발광부의 제 2 전극은 음극 전극이 되나 N형 박막트랜지스터를 사용하였을 경우에는 상기 발광부의 제 2 전극으로 양극 전극을 사용할 수 있다.
- <117> 따라서, 상기 발광부의 제 1 전극과 제 2 전극은 상기 구동소자에 따라 그 극이 달라 질수 있다.
- <118> 이하, 도 8a 와 도 8b를 참조하여, 도 6의 격벽과 절연막 패턴의 평면적이 구성을 알아 본다.
- <119> 도 8a에 도시한 바와 같이, 절연막 패턴은 각 화소(P) 투과홀이 구성된 격자형상으로 구성하며, 격자 형상에서 상기 연결 전극(도 7c의 124)과 발광부의 제 2 전극(도 6의 210)의 접촉하는 부분까지 연장하여 구성하거나, 도 8b에 도시한 바와 같이, 접촉부에 별도의 절연막 패턴(205)을 더욱 형성할 수 있다.
- <120> 따라서, 도 9에 도시한 바와 같이, 상기 절연막 패턴(204)의 상부에는 격자형상의 격벽(204)이 형성된다.
- <121> 이하, 도 10a 내지 도 10c를 통해, 상기 박막트랜지스터 어레이부와 합착되는 발광부의 제조공정을 설명한다.
- <122> 도 10a 내지 도 10c는 본 발명에 따른 발광부의 제조공정을 순서에 따라 도시한 공정 단면도이다.
- <123> 도 10a에 도시한 바와 같이, 투명한 절연기관(200)상에 투명한 제 1 전극(202)을 형성한다.(단면과 평면을 동시에 도시함)

- <124>       상기 제 1 전극(202)은 유기 발광층(미도시)에 홀(hole)을 주입하는 홀 주입 전극으로 주로 투명하며 일 함수(work function)가 높은 인듐-틴-옥사이드(ITO)를 증착하여 형성한다.
- <125>       다음으로, 상기 제 1 전극(202)의 상부에 유기 또는 무기 절연물질을 증착 또는 도포하여, 상기 박막트랜지스터 어레이부에 정의한 화소영역 사이 영역에 대응하는 위치에 절연막 패턴(203)을 형성한다. 즉, 절연막 패턴(203)은 대략적으로 격자 형상이다.
- <126>       이때, 상기 절연막 패턴(203)은 상기 연결전극(도 7c의 124)과 이후 형성되는 제 2 전극과의 접촉부위까지 연장하여 형성한다.
- <127>       다음으로, 상기 절연막 패턴(203)의 상부에 격자형상의 격벽(204)을 형성한다.
- <128>       도시한 바와 같이, 상기 격벽(204)은 화소에 대응하는 영역이 식각된 격자 형상이다.
- <129>       상기 절연막 패턴(203)은 이후에 형성되는 제 2 전극(미도시)이 상기 제 1 전극(202)과 접촉하는 것을 피하기 위한 구성이다.
- <130>       다음으로, 도 10b에 도시한 바와 같이, 상기 제 1 전극(202)의 상부에 상기 각 화소 영역에 대응하여 위치하고 적(R), 녹(G), 청색(B)의 빛을 발광하는 유기 발광층(208)을 형성한다.
- <131>       이때, 상기 유기 발광층(208)은 단층 또는 다층으로 구성할 수 있으며, 상기 유기막이 다층으로 구성될 경우에는, 발광층(208a)에 홀 수송층(Hole Transporting Layer)(208b)과 전자 수송층(Electron Transporting Layer : ETL)(208c)을 더욱 구성한다.

- <132> 다음으로, 도 10c에 도시한 바와 같이, 상기 발광층(208)의 상부에 제 2 전극(210)을 증착하는 공정을 진행한다.
- <133> 이때, 상기 격벽(204)의 형상은 단면적으로 역 사다리꼴 형상으로 구성되기 때문에, 상기 격벽(204)의 양측 표면에는 금속층이 증착될 수 없는 구성이다.
- <134> 따라서, 상기 제 2 전극(210)을 형성하기 위한 금속층은 격벽(204)의 상부와 격벽 사이에 존재하는 발광층(208)의 상부에만 존재하게 되어, 각 화소영역(P)마다 독립적으로 형성된다.
- <135> 상기 제 2 전극(210)을 형성하는 물질은 알루미늄(Al)과 칼슘(Ca)과 마그네슘(Mg) 중 선택된 하나로 형성하거나 리튬플루오린/알루미늄(LiF/Al)의 이중 금속층으로 형성할 수 있다.
- <136> 바람직하게는 전술한 박막트랜지스터 어레이부의 공정에서 상기 연결전극(도 7c의 124)은 발광부의 제 2 전극과 동일한 물질로 형성한다.
- <137> 전술한 바와 같은 공정을 통해 발광부가 형성된 별도의 제 2 기판을 형성할 수 있다.
- <138> 전술한 바와 같이 제작된 박막트랜지스터 어레이부와 발광부가 구성된 기판을 합착하여 도 6에 도시한 바와 같이 본 발명에 따른 상부 발광형 유기전계 발광소자를 제작할 수 있다.

#### 【발명의 효과】

- <139> 본 발명에 따른 유기전계 발광소자는 아래와 같은 효과가 있다.

- <140> 첫째, 상부 발광형이므로 하부 어레이패턴의 형상에 영향을 받지 않아 개구율을 확보할 수 있는 효과가 있다.
- <141> 둘째, 발광부를 박막트랜지스터 어레이패턴의 상부에 구성하지 않고 별도로 구성하기 때문에, 유기전계 발광층을 형성하는 공정 중 상기 박막트랜지스터에 미칠 수 있는 영향들을 고려하지 않아도 되므로 수율을 향상하는 효과가 있다.
- <142> 셋째, 상기 격벽을 평면적으로는 격자형상으로, 단면적으로는 역 사다리꼴 형상으로 구성하므로 새도우 마스크를 사용하지 않아도 상기 격벽의 형상에 의해 상기 발광층의 상부에 구성되는 제 2 전극을 화소마다 독립적으로 대응하도록 형성할 수 있고, 격벽의 하부에 절연막 패턴을 형성하되, 박막트랜지스터 어레이부에 구성된 연결전극과 발광부에 구성된 제 2 전극이 접촉하는 부분까지 연장하여 구성함으로써, 연결전극이 누르는 힘에 의해 제 1 전극과 제 2 전극이 접촉하는 불량을 방지할 수 있기 때문에 생산성을 향상하는 효과가 있다.

**【특허청구범위】****【청구항 1】**

서로 이격 하여 구성되고 다수의 화소영역이 정의된 제 1 기판과 제 2 기판과;

상기 제 1 기판 일면의 각 화소 영역마다 구성되는 스위칭 소자와, 이에 연결된 구동소자와;

상기 구동소자에 연결된 연결전극과;

상기 제 1 기판과 마주보는 제 2 기판 일면에 구성되는 제 1 전극과;

상기 제 1 전극의 상부에 구성되고 화소영역에 대응하여 투과홀이 구성된 격자형상의 격벽과;

상기 격벽의 투과홀 마다 패턴된 유기 발광층과;

상기 유기 발광층의 상부에 구성되고, 상기 격벽에 의해 화소영역마다 독립적으로 패턴되고, 상기 연결전극과 접촉되는 제 2 전극과;

상기 격벽과 제 1 기판 사이에 격벽과 동일한 형상으로 구성되는 동시에, 상기 연결전극과 제 2 전극의 접촉부에 대응한 영역에 구성된 절연막 패턴;

을 포함하는 유기전계 발광소자.

**【청구항 2】**

제 1 항에 있어서,

상기 격벽은 제 2 기판을 기준으로 하부에서 상부로 갈수록 그 너비가 커지는 단면 형상을 가진 유기전계 발광소자.

**【청구항 3】**

제 1 항에 있어서,

상기 제 1 전극은 투명 전극인 유기전계 발광소자.

**【청구항 4】**

제 3 항에 있어서,

상기 투명 전극은 IZO 또는 ITO로 구성된 단일층 이거나, IZO 또는 ITO중 선택된 하나와 Ca, Al, Mg, Al-Li 합금, Mg-Ag합금 중 선택된 하나와 적층된 이중층으로 구성된 유기전계 발광소자.

**【청구항 5】**

제 1 항에 있어서,

상기 발광층에 홀 수송층과 전자 수송층이 더욱 구성된 유기전계 발광소자.

**【청구항 6】**

제 1 항에 있어서,

상기 구동소자와 스위칭 소자는 액티브층과 게이트 전극과 소스전극과 드레인 전극을 포함하는 박막트랜지스터인 유기전계 발광소자

【청구항 7】

제 1 기판과 제 2 기판을 준비하는 단계와;

제 1 기판과 제 2 기판에 다수의 화소를 정의하는 단계와;

제 1 기판의 각 화소마다 스위칭 소자와 이에 연결된 구동소자를 형성하는 단계와

;

상기 구동소자와 접촉하고 화소영역마다 독립적으로 구성되는 연결전극을 형성하는 단계와;

상기 제 2 기판의 전면에 투명한 제 1 전극을 형성하는 단계와;

상기 제 1 전극의 상부에 구성되고, 상기 화소에 대응한 부분에는 투과홀을 포함하는 격자 형상의 격벽을 형성하는 단계와;

상기 격벽의 투과홀을 통해 노출되는 제 1 전극의 상부에 발광층을 형성하는 단계와;

상기 발광층의 상부에 화소영역마다 독립적으로 구성되도록 제 2 전극을 형성하는 단계와;

상기 제 1 기판과 격벽 사이에 격벽과 동일한 형상으로 형성되는 동시에, 상기 제 1 기판의 연결전극이 상기 제 2 전극과 접촉하는 부분에 대응하는 영역에 절연막 패턴을 형성하는 단계와;

상기 제 1 기판의 연결전극과 상기 제 2 전극이 접촉되도록 상기 제 1 기판과 제 2 기판을 합착하는 단계

를 포함하는 유기전계 발광소자 제조방법.

**【청구항 8】**

제 7 항에 있어서,

상기 격벽은 제 2 기판을 기준으로 하부에서 상부로 올라갈수록 너비가 커지는 단면형상을 가진 유기전계 발광소자 제조방법.

**【청구항 9】**

제 7 항에 있어서,

상기 제 1 전극은 투명 전극으로 형성된 유기전계 발광소자 제조방법.

**【청구항 10】**

제 9 항에 있어서,

상기 투명 전극은 IZO 또는 IT0로 형성된 단일층 이거나, IZO 또는 IT0중 선택된 하나와 Ca, Al, Mg, Al-Li 합금, Mg-Ag합금 중 선택된 하나와 적층된 이중층으로 형성된 유기전계 발광소자 제조방법.

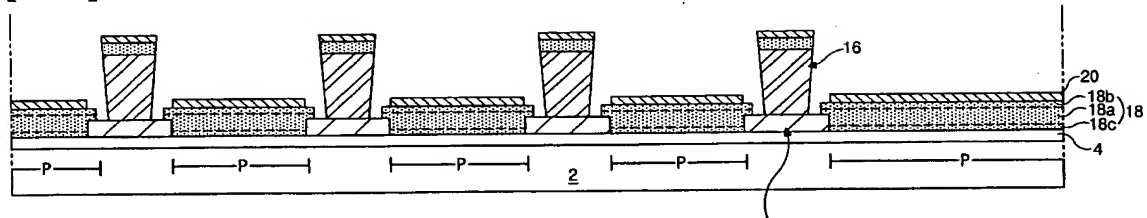
【청구항 11】

제 7 항에 있어서,

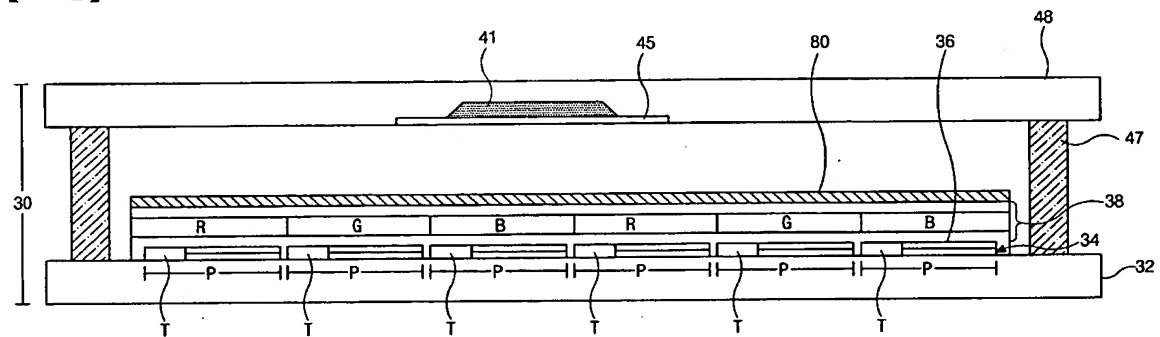
상기 발광층에 홀 수송층과 전자 수송층을 형성하는 단계를 더욱 포함하는 유기전계 발광소자.

## 【도면】

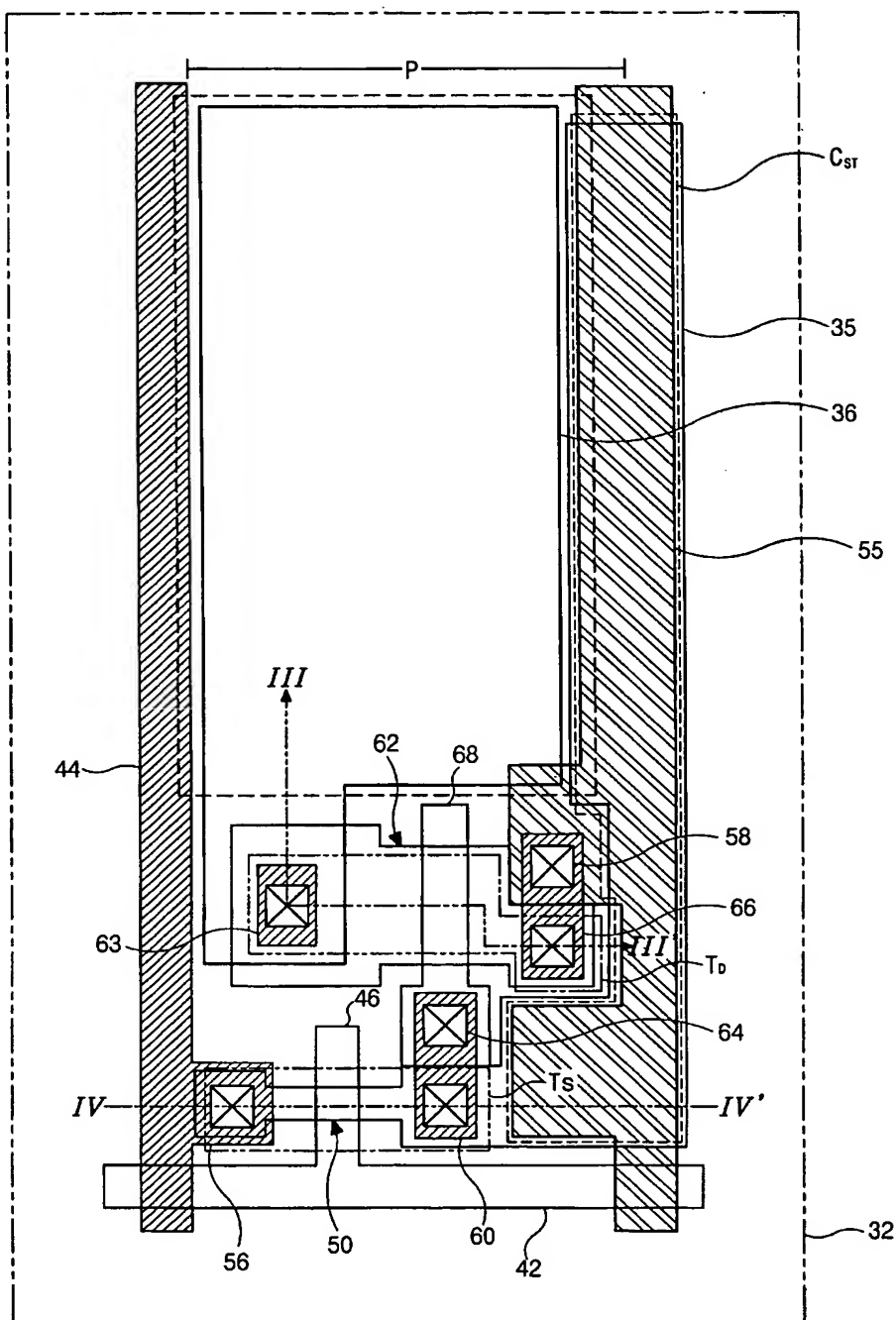
【도 1】



【도 2】

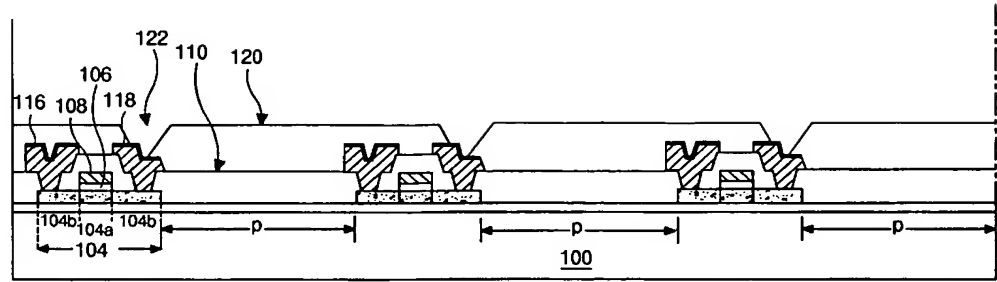


【도 3】

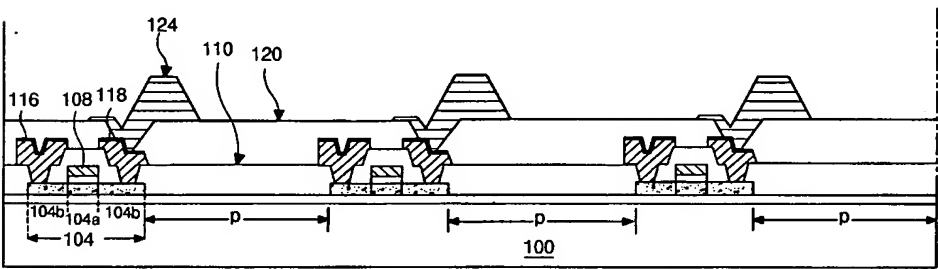




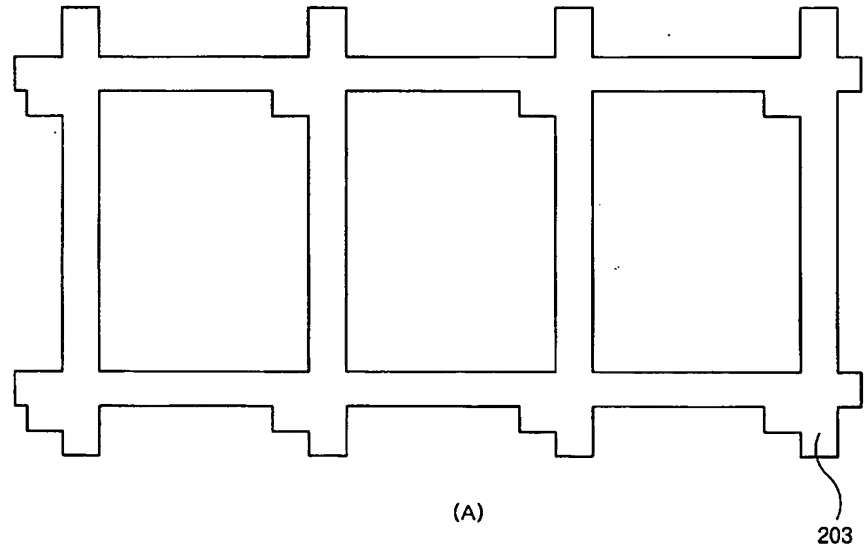
【도 7b】



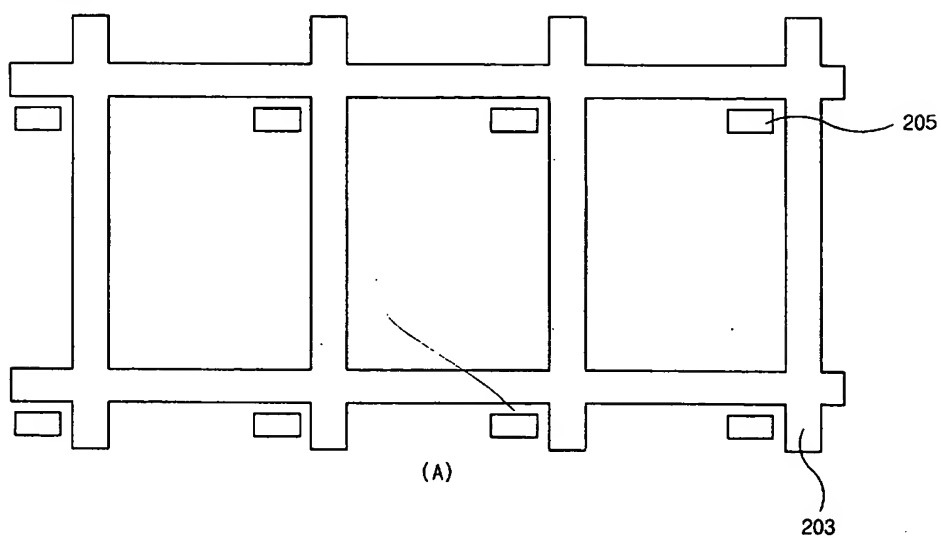
【도 7c】



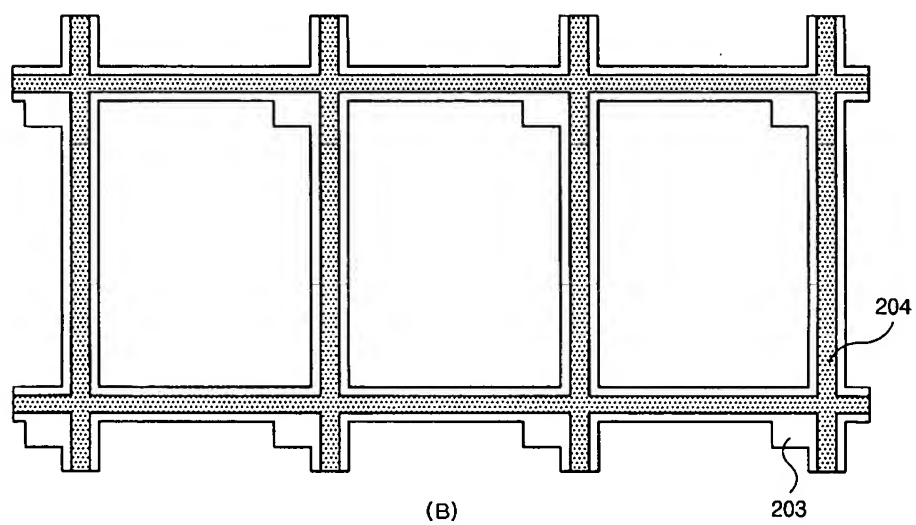
【도 8a】



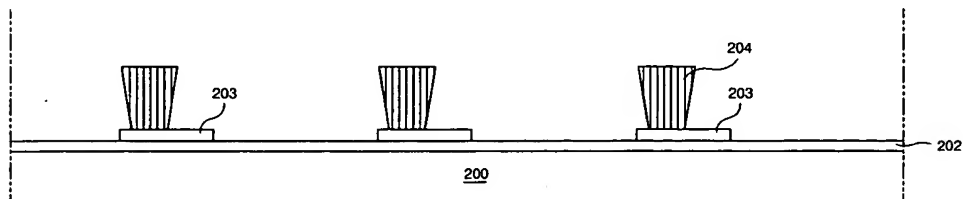
【도 8b】



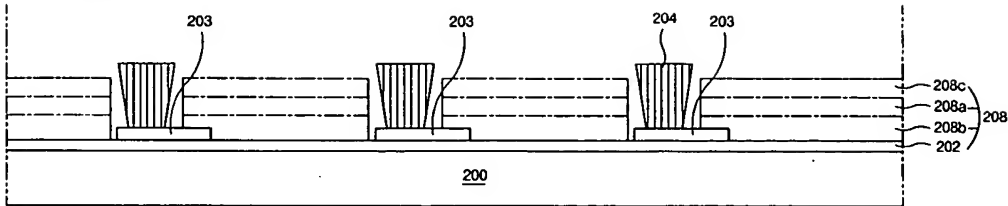
【도 9】



【도 10a】



【도 10b】



【도 10c】

